

지능형 메모리 컴퓨팅 소자 연구실 (Intelligent Memory Computing Device Lab.)

▶ 위치: IT-7호관 307호
▶ 전화: 053-950-5532
▶ E-mail: bc.jang@knu.ac.kr

▶ 팩스: -
▶ 홈페이지: <https://sites.google.com/view/bcjang/>

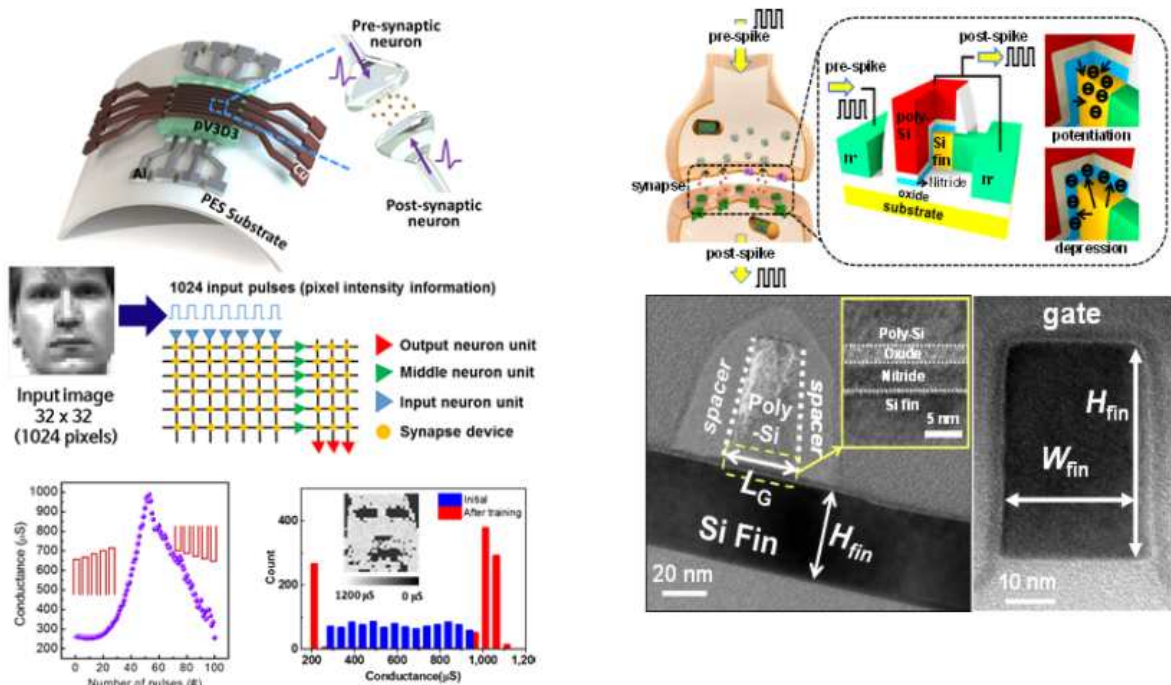
01 연구실구성원

- 지도교수 : 장병철 교수님
- 박사과정 :
- 석사과정 :

02 연구분야

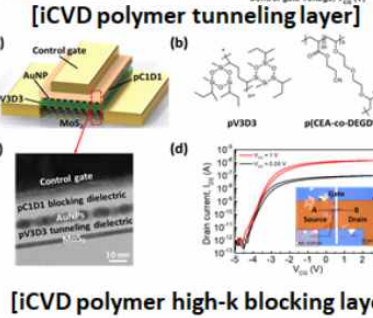
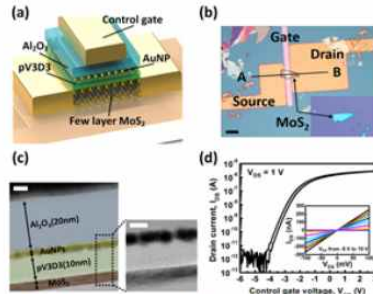
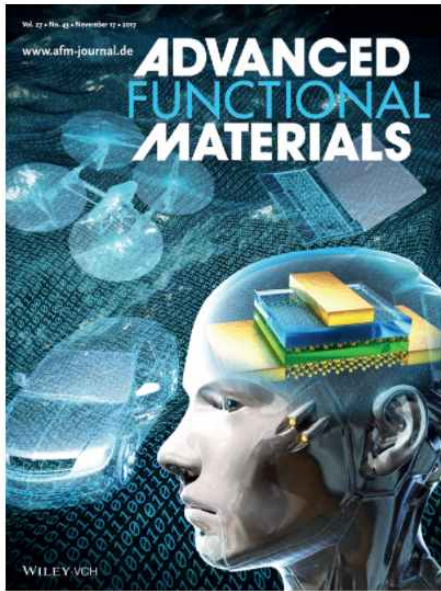
□ Novel device-based neuromorphic computing for artificial intelligence

- Novel device(memristor, charge trap memory, ferroelectric)를 이용한 뇌를 모방한 **지능형 뉴로모픽 반도체 소자** 연구
- 지능형 반도체 소자를 이용한 **AI accelerator 개발**
- 하드웨어 기반 인공지능 용 **알고리즘 및 뉴로모픽 시스템 개발**



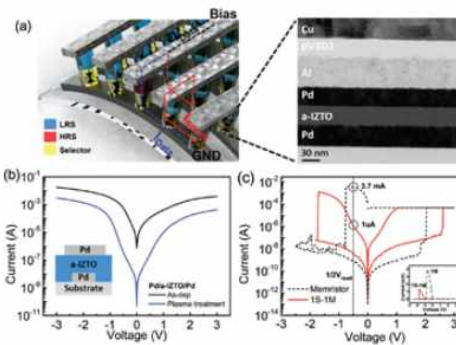
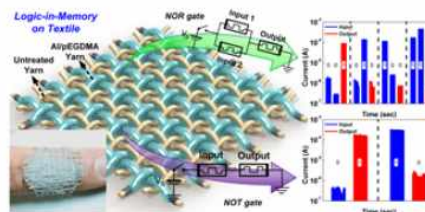
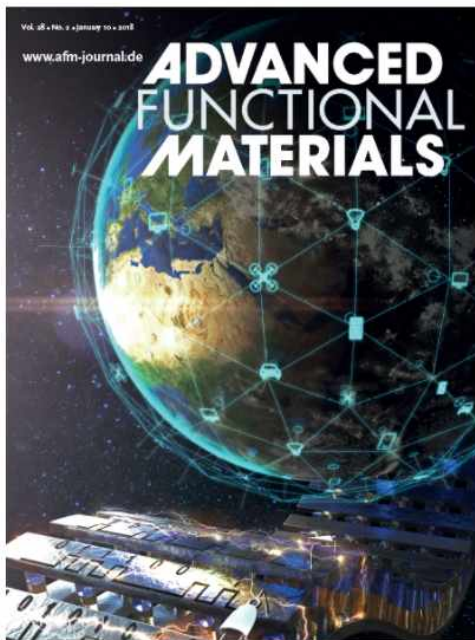
□ Low-dimensional materials-based nonvolatile memory

- 저 차원 반도체 소재 기반 비휘발성 메모리 소자 개발 및 특성 평가
- 비휘발성 메모리 소자 열화 메커니즘 분석 및 신뢰성 개선



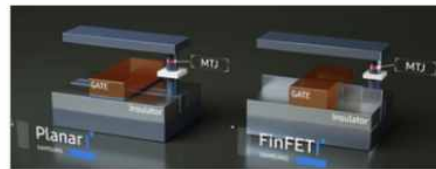
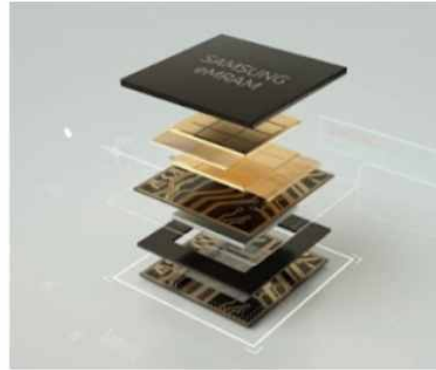
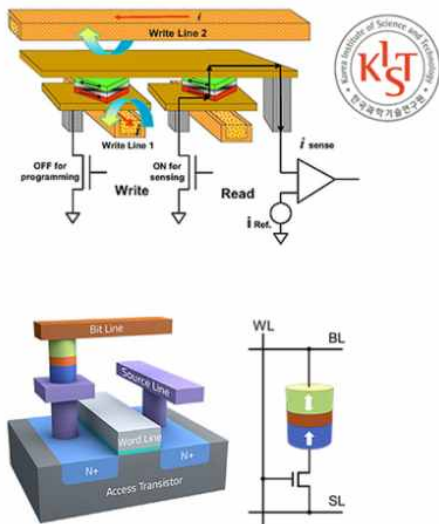
□ Novel nonvolatile logic-in-memory circuit

- 폰 노이만 컴퓨팅 아키텍처의 난제인 폰 노이만 병목 현상을 해결할 수 있는 logic-in-memory 회로 개발
- 멤리스터를 이용한 어레이 제작 및 logic-in-memory circuit 개발
- Logic-in-memory circuit의 병렬 컴퓨팅 구현을 위한 새로운 컴퓨팅 아키텍처 개발



□ MRAM(Magnetic Random Access memory)

- 차세대 반도체 메모리인 전자의 스핀을 이용한 SOT-MRAM (SOT:spin orbit torque) 개발
- SOT-MRAM의 저전력 스위칭, multi-level state 구현을 위한 소재 및 소자 구조 개발
- Logic-in-memory 및 뉴로모픽 소자 응용을 위한 SOT-MRAM의 소자 구조 및 회로 개발



▲MRAM에 활용된 Planar, FinFET 구조 (자료=삼성전자)

03

주요 수행과제 및 최근 5년간 연구 논문

□ 주요 수행과제

- 인공지능용 반도체 소자 및 집적회로 개발/과학기술정보통신부
- 2D/저차원 소재 기반 소프트 기능소자 개발/한국연구재단
- 그래핀 혁신 소자를 위한 그래핀 성장 및 결함 제어 원천기술 개발/한국연구재단

□ 대표 연구 논문

- “Conductive-bridging random-access memories for emerging neuromorphic computing” *Nanoscale*, 12, 14301-14930 (2019) [IF:7.295]
- “Bioinspired Polydopamine-Based Resistive-Switching Memory on Cotton Fabric for Wearable Neuromorphic Device Applications” *Adv. Mater. Technol.*, 4, 1900151 (2019) [IF:7.848]
- “Large-Scale, Low-Power Nonvolatile Memory based on Few-Layer MoS₂ and Ultrathin Polymer Dielectrics” *Adv. Electron. Mater.*, 5, 1800688 (2019) [IF:7.295]
- “Polymer Analog Memristive Synapse with Atomic-Scale Conductive Filament for Flexible Neuromorphic Computing System” *Nano Lett.*, 19, 839-849 (2019) [IF:11.189]
- “A recoverable synapse device using a three-dimensional silicon transistor” *Adv. Funct. Mater.*, 28, 1804844 (2018) [IF:18.808]
- “First Demonstration of a Logic-process Compatible Junctionless Ferroelectric FinFET Synapse for Neuromorphic Applications” *IEEE Electron Device Lett.*, 39, 1445-1448 (2018) [IF:4.187]
- “Memristive Logic-in-Memory Integrated Circuits for Energy-Efficient Flexible Electronics” *Adv. Funct. Mater.*, 28, 1704725 (2018) [Front Cover] [IF:18.808]
- “Low-Power Nonvolatile Charge Storage Memory based on MoS₂ and an Ultrathin Polymer Tunneling Dielectric” *Adv. Funct. Mater.*, 27, 1703545 (2017) [Front Cover] [IF:18.808]
- “Functional Circuitry on Commercial Fabric via Textile-Compatible Nanoscale Film Coating Process for Fibertronics” *Nano Lett.*, 17, 6443-6452 (2017) [IF:11.189]
- “Comprehensive Study on the Relation between Low-Frequency Noise and Asymmetric

Parasitic Resistances in a Vertical Pillar-Type FET” IEEE Electron Device Lett., 38, 1008-1011 (2017) [IF:4.187]

- “Zero-static-power nonvolatile logic-in-memory circuits for flexible electronics” Nano Res., 10, 2459-2470 (2017) [IF:8.696]
- “Conductive Graphitic Channel in Graphene Oxide-Based Memristive Devices” Adv. Funct. Mater., 26, 7406-7414 (2016) [Back Cover] [IF:18.808]
- “Multilevel resistive switching nonvolatile memory based on MoS2 nanosheet-embedded graphene oxide” 2D Mater., 3, 034002 (2016) [IF:7.103]
- “Multilayer Graphene with a Rippled Structure as a Spacer for Improving Plasmonic Coupling” Adv. Funct. Mater., 26, 5093-5101 (2016) [IF:18.808]
- “Flexible Nonvolatile Polymer Memory Array on Plastic Substrate via Initiated Chemical Vapor Deposition” ACS Appl. Mater. Interfaces 8, 12951-12958 (2016) [IF:9.229]
- “A low-voltage organic complementary inverter with high operation stability and flexibility using ultrathin iCVD polymer dielectric and hybrid encapsulation layer” Adv. Electron. Mater., 2, 1500385 (2016) [IF:7.295]
- “Ultra-low power, highly uniform polymer memory by inserted multilayer graphene electrode” 2D Mater., 2, 044013 (2015) [IF:7.103]

04

특허 및 등록출원 현황

□ 국내특허 출원 및 등록

- 뉴로모픽 시스템을 위한 소프트 멤리스터/10-2019-0143130/2019.11.11.
- 메모리와 논리 소자가 통합된 소프트 전자 시스템의 병렬 컴퓨팅 방법 및 그 장치/10-1973110, /2019.04.26.
- 이차원 물질 반도체 고분자 터널링 절연막을 포함하는 저전력 비휘발성 메모리 소자 및 그 제조 방법 /10-2017-0179491/2017.12.26.
- 메모리 및 논리소자 통합형 소프트 전자 시스템/10-2016-0175646/2016.12.21.
- 메모리 및 논리소자 통합형 소프트 전자 시스템/PCT/KR2017/006949/2017.06.30.
- 다중저항변화 메모리소자/10-1741991-0000/2017.05.25
- 저항 변화 메모리/10-2015-0056866/015.04.22.

□ 국제특허 출원 및 등록

- Memory and logic device-integrated soft electronic system/US 10,847,577/ 2020.11.24

05

졸업생 진로 현황

취업 구분					
산업체 및 연구소				진학	
삼성	LG	기타	유관산업체 및 국공립연구소	국내	국외
7	19	13	21	14	3