

# 미래반도체소자 연구실(FSDL)

- ▶ 위치: IT-3호관 407호
- ▶ 전 화: 053-950-7844
- ▶ E-mail: [dae-hyun.kim@ee.knu.ac.kr](mailto:dae-hyun.kim@ee.knu.ac.kr)
- ▶ 홈페이지: <http://vtsrc3.wixsite.com/fdsl>

## 01


### 연구실구성원

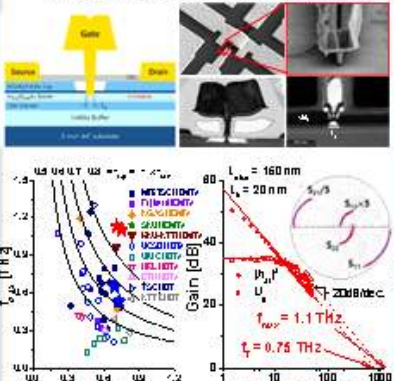
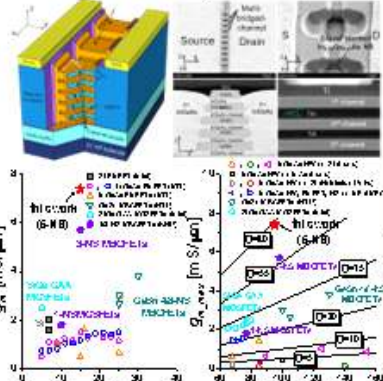
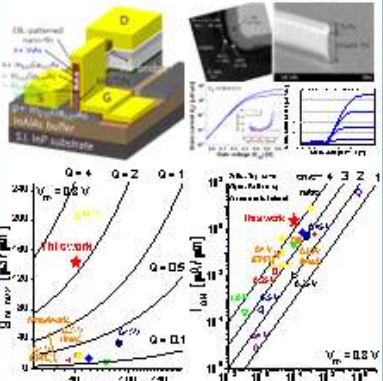
- 지도교수 : 김대현 교수님
- 연구교수 : 이인근 교수님
- 박사과정 : 백지민, Sethu George
- 석박통합과정 : 조현빈, 박완수, 정현석
- 석사과정 : 유지훈, 김효진, 최수민, 김지훈
- 연 수 생 : 이은총

## 02

### 연구분야

## 김대현교수: 미래반도체소자 연구실 (FSDL)

김대현 교수	연구실 정보	반도체 공정/소자/회로설계 관련 주요 연구 분야
 <ul style="list-style-type: none"> <li>• <a href="mailto:dae-hyun.kim@ee.knu.ac.kr">dae-hyun.kim@ee.knu.ac.kr</a></li> <li>• 053-950-7844</li> </ul>	<ul style="list-style-type: none"> <li>• <a href="http://vtsrc3.wixsite.com/fdsl">http://vtsrc3.wixsite.com/fdsl</a></li> <li>• 연구교수(1), 박사과정(3), 석박통합과정(2), 석사과정(5), 학부연수생(3)</li> </ul>	<ul style="list-style-type: none"> <li>• Terahertz, 6G용 초고주파 특성 III-V channel FET 소자 연구</li> <li>• Multi-stacked channel <math>\text{In}_x\text{Ga}_{2-x}\text{As}</math> MBCFETs 소자 개발 및 구현</li> <li>• 초저전력 Vertical Nanosheet Tunneling-FET 소자 개발</li> </ul>

연구실 소개 및 연구분야	GAA Multi-Bridged-Channel FET	Vertical Nanosheet Tunneling-FET
<p>▪ Terahertz, 6G용 III-V Channel FET</p>  <p>Optimized unit processes for sub-30 nm. Record &amp; the best balanced RF FOMs. → <math>f_T = 750</math> GHz, <math>f_{max} = 1.1</math> THz</p>	<p>▪ GAA Multi-Bridged-Channel FET</p>  <p>First demonstration of Multi-stacked channel <math>\text{In}_x\text{Ga}_{2-x}\text{As}</math> MBCFETs. Record FOMs with <math>L_g = 90</math> nm 5-level stacked <math>\text{In}_x\text{Ga}_{2-x}\text{As}</math> MBCFETs. → <math>I_{on} = 2.2</math> mA/<math>\mu\text{m}</math>, <math>g_{m,max} = 5.7</math> mS/<math>\mu\text{m}</math> &amp; <math>Q = 58</math></p>	<p>▪ Vertical Nanosheet Tunneling-FET</p>  <p>Record FOMs with <math>\text{In}_x\text{Ga}_{2-x}\text{As}</math> Vertical Nanosheet T-FETs. → <math>g_{m,max} = 143</math> <math>\mu\text{S}/\mu\text{m}</math> &amp; <math>Q = 3</math> → <math>S_{min} = 47</math> mV/dec, <math>I_{on}/I_{off} = 2.5 \times 10^4</math> • Reliability analysis by CVS/pulsed IV/noise..</p>

## 03

### 주요 수행과제 및 최근 5년간 연구 논문

#### □ 주요 수행과제

- 1) 초저잡음 MMIC를 위한 InP 소자 공정 및 회로 기술 개발: 산업통상자원부 (2020년 6월 ~ 2022년 12월)
- 2) Top-down 방식의 III-V 수직형 나노선 Tunneling FET 개발: 과학기술정보통신부 (20##년 1월 ~ 2022년 05월)
- 3) 마이크로파 기술을 이용한 산업용 극저온 저잡음 증폭기 개발: 산업통상자원부 (2019년 10월 ~ 2022년 12월)
- 4) 초고주파 대역용 3D TIV 집적화 공정 및 적층형 InP/GaN 소자 기술 개발: 민군협력진흥원 (2019년 6월 ~ 2023년 6월)
- 5) Scaling-down and characterizing technologies of InP- and GaN-based HEMTs: NTT-Japan (2017년 11월 ~ 2026년 2월)
- 6) 5G 단말용 Sub 6GHz 듀얼밴드 지원 화합물 반도체 기반 RF 전치단 부품 개발: 과학기술정보통신부 (2021년 1월 ~ 2022년 12월)
- 7) 가시광선/근적외선의 선택적 검출기능을 가진 InGaAs/InP 기반 고감도 광센서 개발 및 Multi-Bridge channel FET (MBCFET) 소자 개발 (2022년 1월 ~ 2022년 12월)
- 8) 차세대전력반도체 소자제조 전문인력양성 (2022년 3월 ~ 2023년 2월)
- 9) 6G 및 양자 컴퓨팅 어플리케이션을 위한 THz 속도의 트랜지스터 개발 (2022년 6월 ~ 2023년 6월)

#### □ 연구 논문 (최근 3년)

- H. -S. Jung et al., "Physics-based analytical channel charge model of  $\text{In}_x\text{Ga}_{1-x}\text{As}/\text{In}_{0.52}\text{Al}_{0.48}\text{As}$  quantum-well field-effect transistors from subthreshold to strong inversion regimes", *IEEE Journal of the Electron Devices Society (JEDS)*, 2022.
- S. -W. Yun et al., "A Comprehensive Benchmarking Method for the Net Combination of Mobility Enhancement and Density-of-States Bottleneck," *IEEE Electron Device Letters (EDL)*, vol. 42, no. 6, pp. 804-807, June 2021.
- I. -G. Lee et al., "Theoretical and experimental analysis of the source resistance components in  $\text{In}_{0.7}\text{Ga}_{0.3}\text{As}$  quantum-well high-electron-mobility transistors." *Journal of the Korean Physical Society (JKPS)*, vol. 78, no. 6, pp. 516-522, 2021.
- J. -G. Kim et al., "Impact of Sulfur Passivation on Carrier Transport Properties of  $\text{In}_{0.7}\text{Ga}_{0.3}\text{As}$  Quantum-Well MOSFETs," *IEEE Journal of the Electron Devices Society (JEDS)* vol. 9, pp. 209-214, 2021.
- H. -B. Jo et al., "Sub-30-nm  $\text{In}_{0.8}\text{Ga}_{0.2}\text{As}$  Composite-Channel High-Electron-Mobility Transistors With Record High-Frequency Characteristics," *IEEE Transactions on Electron Devices (TED)*, vol. 68, no. 4, pp. 2010-2016, 2021.
- H.-M. Kwon et al., "Instability in  $\text{In}_{0.7}\text{Ga}_{0.3}\text{As}$  Quantum-Well MOSFETs with Single-Layer  $\text{Al}_2\text{O}_3$  and Bi-Layer  $\text{Al}_2\text{O}_3/\text{HfO}_2$  Gate Stacks Caused by Charge Trapping under Positive Bias Temperature (PBT) Stress." *Electronics*, vol. 9, no. 12, pp. 2039, 2020.
- M. M. Rahman et al., "Border trap characterizations of  $\text{Al}_2\text{O}_3/\text{ZrO}_2$  and  $\text{Al}_2\text{O}_3/\text{HfO}_2$  bilayer films based on ambient post metal annealing and constant voltage stress", *Nanomaterials*, vol. 10, no. 3, pp. 527, 2020.
- J. -M. Baek et al., "Vertical InGaAs tunnel-field-effect transistors by an electro-plating fin formation technique", *Solid-State Electronics*, vol. 164, p. 107681, 2020.
- M. M. Rahman et al., "Comparison of the interface and border traps of nanolaminate and bilayer structures of  $\text{Al}_2\text{O}_3$  and  $\text{HfO}_2$  on  $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ ", *Japanese Journal of Applied Physics (JJAP)*, vol. 58, no. 12, p. 120905, 2019.
- T. -B. Rho et al., "A unified method to extract the effective mobility in InGaAs metal-insulator-semiconductor field-effect-transistors using scattering-parameters", *Solid-State Electronics (SSE)*, vol. 162, p. 107644, 2019.
- H. -M. Kwon et al., "Hot carrier instability associated with hot carrier injection and charge injection in  $\text{In}_{0.7}\text{Ga}_{0.3}\text{As}$  MOSFETs with high- $\kappa$  stacks", *Japanese Journal of Applied Physics (JJAP)*, vol. 58, no. 11, p. 110906, 2019.

- M. M. Rahman et al., "Border Trap Extraction with Capacitance-Equivalent Thickness to Reflect the Quantum Mechanical Effect on Atomic Layer Deposition High-k/In<sub>0.53</sub>Ga<sub>0.47</sub>As on 300-mm Si Substrate", *SCIENTIFIC REPORTS*, vol. 9, no. 1, pp. 1-12, 2019.
- J. -G. Kim et al., "Impact of in situ atomic layer deposition TiN/high-κ stack onto In<sub>0.53</sub>Ga<sub>0.47</sub>As MOSCAPs on 300 mm Si substrate", *Japanese Journal of Applied Physics (JJAP)*, vol. 58, no. 4, p. 040905, 2019.
- I. -G. Lee et al., "Long-channel InAlAs/InGaAs/InAlAs single-quantum-well MISFETs with subthreshold swing of 61 mV/decade and effective mobility of 11,900 cm<sup>2</sup>V<sup>-1</sup>·s<sup>-1</sup>", *Applied physics express (APEX)*, vol. 12, no. 6, p. 064003, 2019.
- H. -B. Jo et al., "L<sub>g</sub> = 25 nm InGaAs/InAlAs high-electron mobility transistors with both f<sub>T</sub> and f<sub>max</sub> in excess of 700 GHz", *Applied physics express (APEX)*, vol. 12, no. 5, p. 054006, 2019.
- 상기 항목 외 23 건 (2017년 ~ 2021년 현재 총 37 건)

#### □ 해외 학술

- H. -B. Jo et al., "InGaAs Multi-Bridged-Channel Field-Effect-Transistors for future CMOS," *Topical Workshop on Heterostructure Microelectronics (TWHM)*, 2022, [Invited](#).
- H. -B. Jo et al., "L<sub>g</sub> = 130 nm GAA MBCFETs with three-level stacked In<sub>0.53</sub>Ga<sub>0.47</sub>As nanosheets," *IEEE Symposium on VLSI Technology and Circuits (VLSI)*, 2022, pp. 397-398.
- S. -W. Yun et al., "In<sub>x</sub>Ga<sub>1-x</sub>As quantum-well high-electron-mobility transistors with a record combination of f<sub>T</sub> and f<sub>max</sub>: From the mobility-relevant to ballistic transport regimes", *IEEE International Electron Devices Meeting (IEDM)*, 2021, pp. 11.3.1-11.3.4.
- H. -B. Jo et al., "L<sub>g</sub> = 19 nm In<sub>0.8</sub>Ga<sub>0.2</sub>As composite-channel HEMTs with f<sub>T</sub> = 738 GHz and f<sub>max</sub> = 492 GHz", *IEEE International Electron Devices Meeting (IEDM)*, 2020, pp. 8.4.1-8.4.4.
- H. -B. Jo et al., "Ultra High-Speed InP-based HEMTs for Logic Application, L<sub>g</sub> = 87 nm InAlAs/InGaAs HEMTs with 3 S/mm", *Topical Workshop on Heterostructure Microelectronics (TWHM)*, 2019, [Invited](#).
- D. -H. Kim et al., "InGaAs quantum-well MOSFETs for future logic applications", *IEEE Symposium on VLSI Technology, Systems and Application (VLSI-TSA)*, 2017, [Invited](#).
- D. -H. Kim et al., "Fabrication and characterization of InGaAs/InAlAs quantum-well MOSFETs on 300-mm Si substrate by MOCVD", *Indium Phosphide and Related Materials (IPRM)*, 2017.
- D. -H. Kim et al., "Manufacturable L<sub>g</sub> = 0.5 μm In<sub>0.7</sub>Ga<sub>0.3</sub>As PHEMTs on 3-inch InP substrate", *Indium Phosphide and Related Materials (IPRM)*, 2017.
- S. -W. Son et al., "Low-temperature characteristics of In<sub>0.7</sub>Ga<sub>0.3</sub>As PHEMTs", *Lester Eastman Conference on High Performance Devices (LEC)*, 2016.
- S. -W. Son et al., "In<sub>0.7</sub>Ga<sub>0.3</sub>As quantum-well MOSFETs with record g<sub>m</sub> and effective mobility", *Compound Semiconductor Week (CSW)*, 2016.

## 04

### 특허 및 등록출원 현황

#### □ 국내특허 출원 및 등록

- 고전자이동도 트랜지스터 및 그 제조방법 10-2021-018823
- 서로 다른 불순물 농도와 채널 두께를 가지는 다중 채널 트랜지스터 제조방법 10-2021-0175997
- 고전자이동도 트랜지스터 및 그 제조방법 10-2021-0175999
- 트랜지스터 및 트랜지스터 제조방법 10-2050012
- 선택적 재성장 기술을 활용한 비대칭적 게이트 에칭 구조 형성 방법 10-2019-0054151
- 반도체 구조의 제조 방법 및 반도체 소자 10-2018-0169733

- 금속 도금을 활용한 티형 게이트 제조방법 10-2018-0059123
- 실리콘(001) 기판 상에 반도체 에피층 성장방법 10-2014-0174002/10-1587430

05

**졸업생 진로 현황**

졸업생 현황: 박사 - 2명, 석사 - 7명

취업 구분					
산업체 및 연구소				진학	
삼성	SK-Hynix	기타	유관산업체 및 국공립연구소	국내	국외
5	1	1	1	1	-