

통신 회로 및 시스템 연구실

- ▶ 위치: IT-3호관 503호
- ▶ 전 화: 053-950-7234, ▶ 팩스: 053-950-7234
053-940-8811
- ▶ E-mail: jhshim@knu.ac.kr ▶ 홈페이지: <http://webbuild1.knu.ac.kr/~jhshim>

01

연구실구성원

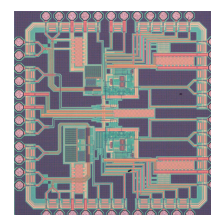
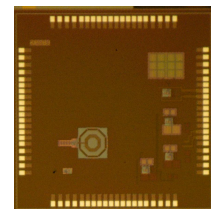
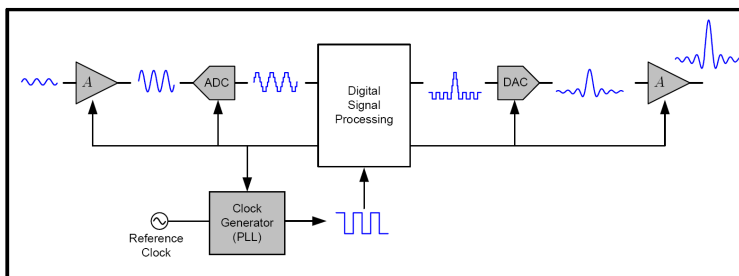
- 지도교수 : 심재훈 교수님
- 박사과정 : 민동직
- 석사과정 : 김가희, 김규성
- 학사과정 : 김효성, 김영희

02

연구분야

디지털 신호 처리 알고리즘의 발달로 기존에 아날로그 회로로 구현되던 많은 기능들이 디지털 영역에서 처리되고 있다. 하지만 신호 처리에 사용 되는 전기 신호는 기본적으로 아날로그 신호이기 때문에 디지털 신호 처리를 위해서는 아날로그-디지털 인터페이스가 반드시 필요하다. 한편 최근의 반도체 공정은 디지털 공정을 중심으로 발달하기 때문에 디지털 회로에 최적화된 공정에 맞도록 아날로그 회로를 설계하는 것은 쉽지 않은 일이다. 따라서 전체 시스템에서 아날로그 회로가 차지하는 부분은 갈수록 적어지지만 그 중요성은 오히려 상대적으로 커지고 있으며, 디지털 신호 처리 기술을 이용하여 아날로그 회로의 성능을 향상시키기 위한 여러 기술이 개발 되고 있다. 본 연구실에서는 아날로그-디지털 인터페이스 및 통신 회로 시스템에 필요한 여러 아날로그 회로를 반도체 칩으로 구현하는 기술을 연구한다. 다음은 주요 연구 분야이다.

- Data Converter: ADC, DAC, Calibration Techniques
- Sigma-Delta Modulation Techniques
- Analog Front-End for Bio-Signal Acquisition
- Phase-Locked Loop: Clock Generators, Frequency Synthesizers
- RF ICs



03

주요 수행과제 및 연구 논문

□ 주요 수행과제

- TDC 기반 High-PSRR LDO Regulator 개발/삼성전자(주)
- Ultra-Low Power ADC 연구/삼성전자(주)
- 뇌자기파(전기파) 측정 및 분석 시스템 개발/지식경제부
- 3D 영상처리용 SoC를 위한 아날로그 및 디지털 IP 개발/지식경제부
- High-Speed Low-Power Continuous-Time Sigma-Delta ADC 설계/지식경제부
- Bandpass DSM 구조 연구/지식경제부

□ 연구 논문

- J. Shim, I. Park, and B. Kim, "A third-order sigma-delta modulator in 0.18um CMOS with calibrated mixed-mode integrators" *IEEE J. Solid-State Circuits*, Vol. 40, No. 4, pp. 918-925, April 2005.
- J. Shim, I. Park, and B. Kim, "Hybrid $\Sigma\Delta$ Modulators with Adaptive Calibration," *IEEE Trans. Circuits Syst. I*, Vol. 52, No. 5, pp. 885-893, May 2005
- S. Byun, J. C. Lee, J. Shim, K. Kim, and, H.-K. Yu, "A 10-Gb/s CMOS CDR and DEMUX IC with a quarter-rate linear phase detector", *IEEE J. Solid-State Circuits*, Vol. 41, No. 11, pp. 2566-2576, November 2006.
- B. Oh, J. H. Hwang, and J. Shim, "PLL-based charging control circuits," *ICEIC Proceeding*, Jan. 2015
- D. Min and J. Shim, "A charge-sharing-based two-phase charging scheme for zero-crossing-based integrator circuits," *MDPI Electronics*, 2019
- D. Min, S. Kim, and J. Shim, "Power efficient design of zero-crossing-based switched capacitor circuits," *ICEIC Proceeding*, 2020
- D. Min and J. Shim, "A zero-crossing-based integrator with bidirectional two-phase charging and selective-reset operations for $\Delta\Sigma$ ADCs," *ISCAS Proceeding*, 2021
- D. Min, Jun-Gi Lee, Kunhee Cho, and J. Shim, "An output-capacitor-free adaptive-frequency digital LDO with a 420-mA load current and a fast settling time" *ISCAS Proceeding*, 2023

04

특허 및 등록출원 현황

- J. Shim and C. S. Kim, Multiplexer for controlling data output sequence and parallel-to-serial converter using the same, US 7551107
- S. Hahn, J. Shim, and H. K. Yu, Digital-intensive RF transceiver, Korea Patent 10-0964383
- S. Byun, J. Shim, and H. K. Yu, PSK demodulator using time-to-digital converter, US 7994851
- J. Shim and H. K. Yu, Method and device for digitally correcting DC offset, US Patent 8164494

05

졸업생 진로 현황

- 김민철 : 현대위아
- 오병주 : 삼성전자
- 허상범 : 삼성전자
- 황지훈 : 한국특허전략개발원
- 최선열 : 한화시스템
- 김수환 : Hynix