

고집적 전자시스템 연구실

▶ 위치: IT-3호관 608호, 608A호, 608B호

▶ 전화: 053-950-5522, 053-950-8570/8670

▶ E-mail: ybchung@ee.knu.ac.kr

▶ 팩스: 053-950-5505

▶ 홈페이지: <http://uel.knu.ac.kr>

01

연구실구성원

- 지도교수 : 정연배
- Research Fellow : 청웨이지에
- 박사과정 : 김태훈

02

연구분야

❖ 본 연구실은 향후 정보화 사회의 핵심기술이 될 고집적, 다기능의 집적회로 연구개발에 중점을 두고 있으며, 차세대 메모리회로 설계기술, 고성능 아날로그 회로기술, 그리고 고속/저전력 VLSI 시스템 개발 등을 수행하고 있다.

■ 차세대 메모리 칩 설계

- 8T-cell based NVT SRAM / 2T-cell based eDRAM
- Sub-1V dual-boosting SRAM
- Bit-plate parallel FeRAM / GPPG-cell based FeRAM

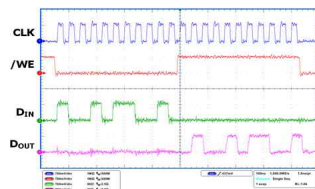
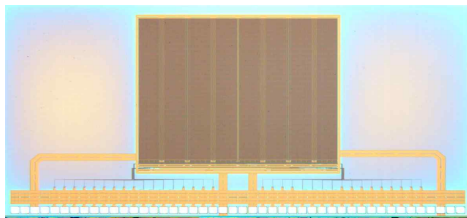
■ 고성능 아날로그 회로

- 2.4-GHz single/double-ended CMOS low noise amplifier
- 1.2-V complementary-transfer-path charge pump circuit
- 1.2-V 10-bit 100-MS/s pipelined A/D converter

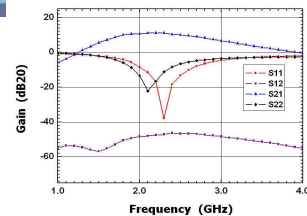
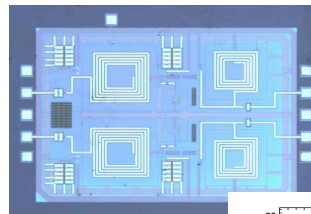
■ 고속/저전력 VLSI 시스템

- 디지털 다기능 VLSI 시스템
- 모바일 플랫폼 아키텍처 응용의 디지털 IP 설계
- 무선통신용 SoC 설계방법 연구

❖ 대표적인 연구결과



<0.8-V dual-boosting 256-kbit SRAM>



<2.4-GHz double-ended low noise amplifier>

03

주요 수행과제 및 최근 5년간 연구 논문

□ 수행과제

- 웨어러블 컴퓨팅 응용 Near-threshold 전압 신개념 온칩 메모리, 한국연구재단
- Capacitorless gain cell 기반 dynamic embedded memory 연구, 삼성전자
- 모바일 플랫폼 로직친화형 임베디드 메모리, 한국연구재단

□ 연구논문

- "A novel 8T cell-based subthreshold static RAM for ultra-low power platform applications", Electronics, Vol. 9, Issue 6, pp. 1-17, June 2, 2020.
- "P-channel logic 2T eDRAM macro with high retention bit architecture", International Journal of Circuit Theory and Applications, Vol. 46, No. 7, pp. 1416-1425, July 18, 2018.
- "A logic-compatible embedded DRAM utilizing common-body toggled capacitive cross-talk", Journal of Semiconductor Technology and Science, Vol. 16, No. 6, pp. 781-792, December 2016.
- "Built-in parasitic-diode-based charge injection technique enhancing data retention of gain cell DRAM", Electronics Letters, Vol. 51, No. 23, pp. 1854-1855, November 5, 2015.

04

특허 및 등록출원 현황

- "초저전압 메모리 장치 및 그 동작 방법", 2019-09-06 (등록번호: KR 10-2021601)
- "반도체 메모리 장치", 2017-02-03 (등록번호: KR 10-1705172)
- "SRAM", 2012-05-25 (등록번호: KR 10-1152524)
- "Boosting circuit of semiconductor memory device", 2003-09-02 (등록번호: US 6614292)
- "Ferroelectric memory with bit-plate parallel architecture and operating method thereof", 2003-03-25 (등록번호: US 6538914)
- "Methods of operating ferroelectric memory devices having reconfigurable bit lines", 2001-04-10 (등록번호: US 6215693)

05

졸업생 진로 현황

| 성명 | 졸업년도 | 근무처 | 연락처 |
|-----|----------|------------------|-----------------------------|
| 김정현 | 2005년 2월 | SK하이닉스반도체 설계3팀 | junghyun4.kim@hynix.com |
| 윤재은 | 2005년 2월 | 삼성전자 Flash개발팀 | jaeeun.yoon@samsung.com |
| 박현욱 | 2006년 2월 | 삼성전자 Flash설계팀 | hyunwook46.park@samsung.com |
| 정상훈 | 2006년 2월 | 삼성전자 DRAM설계팀 | sanghoon79.jung@samsung.com |
| 엄운주 | 2007년 2월 | 삼성전자 DRAM설계팀 | yoonyoo.eom@samsung.com |
| 심상원 | 2007년 2월 | 삼성전자 Flash설계팀 | sw47.shim@samsung.com |
| 박진영 | 2008년 2월 | LG전자 단말연구소 개발1실 | jypark717@lge.com |
| 송승호 | 2008년 2월 | 삼성전자 DRAM설계팀 | seungho48.song@samsung.com |
| 이정찬 | 2009년 2월 | LG전자 SIC연구소 MCS팀 | jungchan.lee@lge.com |